Содержание

Введение

1. Теоретическая часть
	1. Логические элементы
	2. Особенности логических элементов различных логик.
	3. Основы проектирования цифровых устройств
	4. Особенности функционирования цифровых устройств
	5. Цифровые устройства и узлы, используемые при проектировании
2. Практическая часть
	1. Задание
	2. Структурная схема устройства
	3. Функциональная схема устройства
	4. Описание блоков устройства
		1. Клавиатура
		2. Устройство управления(УУ)
		3. Блок хранения и обработки операндов
		4. Арифметический блок
		5. Блок хранения результатов
		6. Устройство индикации
	5. Выбор технологии построения электронных схем
	6. Номенклатура используемых микросхем
	7. Расчет потребляемой мощности
	8. Расчет быстродействия

Заключение

Список литературы

**2. Практическая часть**

**2.1 Задание**

Спроектировать вычислительное устройство для выполнения заданных функций в соответствии с техническим заданием:

Разряд операндов: 24

Арифметическая операция: X+Y

Логическая операция: 

Ввод чисел с клавиатуры: Десятичный

Суммарная мощность потребления:150 мВт

Быстродействие:900 нс

Режим работы: Аппаратный

**2.2 Структурная схема устройства**

Клавиатура

Регистры операндов

Входные буферы

Арифметическая операция

Выходные буферы

Индикаторы

Логическая операция

Устройство управления

Функциональная клавиатура

**2.3 Функциональная схема устройства**

Обозначения связей на схеме:

1 – унитарный код числа

2 – двоичный код числа

3 – сигналы операций, начала выполнения операций, сброса

4 – разрешение записи, сброс регистра А

5 – разрешение записи, сброс регистра В

6 – признак операции сложения

7 – разрешение записи, сброс буферов операндов

8,9 – признак операции not (А or B)

10,12 – двоичный код операнда А

11,13 – двоичный код операнда В

14 – результат отрицательный(А<В)

15 – сигнал для коммутации большего и меньшего операндов

16 – больший операнд

17 – меньший операнд

18,19 – признак заема из тетрады

20 – результат сложения

21 – результат коррекции тетрады

22,24 – результат операции not (А or B)

23 – результат операции сложения

25 – признак отрицательного знака

26 – сигналы возбуждения индикаторов

**2.4 Описание блоков устройства**

 **2.4.1 Клавиатура**

Клавиатура состоит из десяти клавиш для ввода цифр от 0 до 9 и четырех функциональных клавиш (MINUS, RAVNO, SBROS, not (A or B)). Код нажатой клавиши поступает в регистры операндов. Клавиатура построена на двух шифраторах 8-3.

 **2.4.2 Устройство управления**

 …..

**2.4.3. Блок хранения и обработки операндов.**

 За хранение операндов отвечают 3 восьмиразрядных регистра для операнда А и 3 восьмиразрядных регистра для операнда В. ПЗУ управляет выбором регистра для записи. Запись в регистр осуществляется в младшие 4 разряда операндов. При введении новой цифры с клавиатуры все разряды операнда перемещаются вперед на 4 разряда и в младшие 4 разряда записывается новая цифра. После того, как были введены оба операнда и нажата кнопка «RAVNO» разрешается подача операндов на выполнение арифметической операции или на логический блок.

**2.4.4. Арифметический блок.**

Осуществляет вычитание операндов разрядностью 24. Состоит из компараторов, осуществляющих сравнение чисел и коррекцию тетрад, и сумматоров.

**2.4.5. Блок хранения результата.**

Блок хранения результата состоит из шести 8 разрядных регистров. Запись в регистр хранения результата начинается при подаче управляющего сигнала от ПЗУ.

**2.4.6. Устройство индикации.**

Устройство индикации представляет собой 7 семи сегментных индикаторов и 6 семи сегментных дешифраторов, которые преобразуют четырех битное двоично-десятичное число в семиразрядный код, который управляет отображением тех или иных сегментов на ЖКИ. Седьмой индикатор используется для отображения знака результаты операции «вычитание».

**2.5. Выбор технологии построения электронных схем.**

При проектировании вычислительного устройства необходимо учесть ограничение в 900 нс на задержку распространения сигнала и 150 мВт на потребляемую мощность. Так как предельное значение задержки довольно велико, то можно использовать микросхемы ТТЛ, однако КМОП технология позволяет обеспечить наименьшую потребляемую мощность и задержку распространения сигнала. Следовательно будет использоваться технология КМОП.

В настоящее время промышленность выпускает микросхемы серии КР1554, относящиеся по структуре к группе КМОП. Они практически по всем параметрам превосходят микросхемы ТТЛ и КМОП всех серий, лишь незначительно уступая по задержке переключения наиболее быстродействующим микросхемам ТТЛ.

Напряжение питания микросхем серии КР1554 - от 2 до 6 В, параметры нормируют при значениях напряжения питания 3,3 +0,3 В 5 В +10%. Рабочий температурный интервал – 45…+85 С. Ток потребляемый в статическом режиме, по нормам технических условий не превышает 4 мкА для простых микросхем и 8 мкА для микросхем средней степени интеграции; реально он значительно меньше.

Все микросхемы этой серии отличаются очень высокой нагрузочной способностью - при высоком логическом уровне на выходе, напряжении питания 4,5 В и выходном напряжении 3,86 В выходной вытекающий ток не менее 24 мА; при напряжении питания 3 В и выходном напряжении 2,56 В выходной ток не менее 12 мА. Таковы же нормы и на втекающий выходной ток при низком логическом выходного уровне при выходном напряжении 0,32 В для тех же значений напряжения питания.

Типовая средняя задержка распространения сигнала для простых микросхем - около 4 нс, тактовая частота последовательных микросхем достигает 150 МГц. Для сложных микросхем задержка распространения сигнала может доходить до 10…15 нс.

Микросхемы серии 1554 обладают высоким быстродействием при очень низком потреблении по мощности, они и будут использоваться в проекте.